

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年 8月 2日

出 願 番 号
Application Number:

特願2002-226742

[ST.10/C]:

[JP2002-226742]

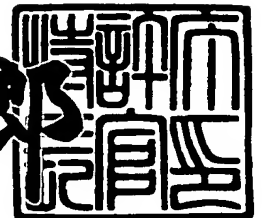
出 願 人
Applicant(s):

三洋電機株式会社

2003年 5月23日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3038556

【書類名】 特許願

【整理番号】 KIB1020046

【提出日】 平成14年 8月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 G11B 7/0045

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 清瀬 雅司

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 白石 卓也

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【代理人】

 【識別番号】 100068755

 【弁理士】

 【氏名又は名称】 恩田 博宣

【選任した代理人】

 【識別番号】 100105957

 【弁理士】

 【氏名又は名称】 恩田 誠

【手数料の表示】

 【予納台帳番号】 002956

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9800575

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電圧制御発振器

【特許請求の範囲】

【請求項 1】 入力電圧に応じて出力パルスの周波数を可変制御する電圧制御発振器において、

第 1 の入力端子への入力電圧に応じて第 1 の電流を出力すると共に、入力電圧に対する前記第 1 の電流の変化量の変更制御が可能に設定される第 1 の電流源と

第 2 の入力端子への入力電圧に応じて第 2 の電流を出力すると共に、入力電圧に対する前記第 2 の電流の変化量の変更制御が可能に設定される第 2 の電流源と

前記第 1 及び第 2 の電流を合成した合成電流に基づいて制御電圧を出力する制御電圧発生回路と、前記制御電圧に応じた周波数の出力パルスを生成するリングオシレータと、を備えたことを特徴とする電圧制御発振器。

【請求項 2】 請求項 1 に記載の電圧制御発振器において、

前記第 1 及び第 2 の電流源は、

前記第 1 及び第 2 の入力端子への入力電圧に応じた電流を流す入力側電流経路と、

前記入力側電流経路にカレントミラー接続されると共に、互いが並列接続される複数の出力側電流経路と、

前記複数の出力側電流経路のそれぞれに直列に接続される複数のスイッチ素子と、を有し、

前記複数のスイッチ素子を選択的に開閉して、前記第 1 及び第 2 の入力端子への入力電圧に対する第 1 及び第 2 の電流の変化量を変更することを特徴とする電圧制御発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力電圧に応じて出力パルスの周波数を可変制御する電圧制御発振

器に関する。

【0002】

【従来の技術】

周知のように、基準となるパルス信号に同期したクロックを生成する手法としてPLLが用いられている。このPLLは、基準となるパルス信号とこのPLLによって生成される発振クロックとを比較する位相比較器と、同位相比較器の比較結果に応じた直流電圧を出力するローパスフィルタと、同ローパスフィルタから出力される直流電流を制御電圧として上記発振クロックを生成する電圧制御発振器とを備えている。そして、電圧制御発振器の発振クロックと基準信号との周波数及び位相差に基づく信号が上記制御電圧として、同電圧制御発振器に印加されることでフィードバック制御がなされる。

【0003】

ここで用いられる電圧制御発振器は、上記制御電圧に応じてその発振するクロックの周波数を可変とすることのできる発振器である。こうした電圧制御発振器を用いて様々な周波数信号と同期したクロックを生成することができるようになる。

【0004】

この電圧制御発振器の中には、そのゲインを可変とすることのできる構成となっているものもある。このゲインを可変とすることのできる電圧制御発振器は、例えば、倍速記録等を有するデータ記録装置において回転制御されるディスク媒体の回転動作に対応した基準クロックを生成する際にも、その利用が適している。すなわち、倍速記録等、ディスク媒体の回転速度に応じて電圧制御発振器のゲインを可変とすることで、ディスク媒体の回転速度の変更にかかわらず、同回転動作に対応した基準クロックを適切に生成することができる。

【0005】

【発明が解決しようとする課題】

ところで、上記電圧制御発振器にあっては、その発振クロックの制御が発振クロックと基準信号との周波数差及び位相差に基づいて直接制御されとは限らない。すなわち、別の箇所からの要請により、この周波数差及び位相差に基づく信

号に所定の電圧を加えた電圧にて制御されるなどすることがある。

【0006】

しかも、上記周波数差及び位相差に基づく信号に加算されるこうした電圧にとっては、必ずしも上記位相差に応じた信号による電圧制御発振器の制御ゲインが最適値となるわけではない。すなわち、例えば、上記倍速記録等を有するデータ記録装置において、ディスク媒体の回転速度に応じて電圧制御発振器のゲインを可変とすると、これは、上記加算される電圧にとっての制御ゲインとしては適切なものとならないことがある。

【0007】

本発明は上記実情に鑑みてなされたものであり、その目的は、より適切なゲイン調整を可能とする電圧制御発振器を提供することにある。

【0008】

【課題を解決するための手段】

この発明は、入力電圧に応じて出力パルスの周波数を可変制御する電圧制御発振器において、第1の入力端子への入力電圧に応じて第1の電流を出力すると共に、入力電圧に対する前記第1の電流の変化量の変更制御が可能に設定される第1の電流源と、第2の入力端子への入力電圧に応じて第2の電流を出力すると共に、入力電圧に対する前記第2の電流の変化量の変更制御が可能に設定される第2の電流源と、前記第1及び第2の電流を合成した合成電流に基づいて制御電圧を出力する制御電圧発生回路と、前記制御電圧に応じた周波数の出力パルスを生成するリングオシレータと、を備えることで、より適切なゲイン調整を可能とする。

【0009】

【発明の実施の形態】

以下、本発明にかかる電圧制御発振器をDVD-Rのデータ記録装置の備えるクロック生成装置に適用した一実施形態について、図面を参照しつつ説明する。

【0010】

ここでは、電圧制御発振器を説明するにあたり、先ず、電圧制御発振器を用いたクロック生成装置を説明する。

図 6 は、上記データ記録制御装置の構成を示すブロック図である。

【 0 0 1 1 】

上記データ記録制御装置の記録対象となるディスク媒体である光ディスク 1 は、データを書き込む（記録する）ことが可能なディスク媒体である DVD-R ディスクである。この光ディスク 1 には、同ディスク内の案内溝として機能するプリグループが螺旋状に形成されているとともに、螺旋状に形成されたプリグループに近接してランドプリピット（以下、L P P）が形成されている。

【 0 0 1 2 】

このうち、上記プリグループは、光ディスク 1 上を蛇行しつつ形成されている。この蛇行（ウォブル）成分の有する信号は、「1 4 0 . 6 k H z」の周波数を有する。一方、上記 L P P は、光ディスク 1 に螺旋状に形成されているプリグループに沿って所定の間隔で形成されている。この間隔は、上記ウォブル信号の約 1 6 パルスに 1 パルスの割合の信号が得られる間隔に設定されている。この L P P の再生に基づいて得られる信号が L P P 信号である。

【 0 0 1 3 】

一方、上記データ記録制御装置は、光学ヘッド 1 0 や R F アンプ 2 0、デコーダ 3 0、クロック生成装置 1 0 0 を備えている。ここで、光学ヘッド 1 0 は、光ディスク 1 にレーザを照射すると共に、光ディスク 1 に照射されたレーザの反射光を受光する回路である。また、R F アンプ 2 0 は、光学ヘッド 1 0 において受光された反射光から 2 値のデジタル信号を生成する回路である。更に、デコーダ 3 0 は、R F アンプ 2 0 にて生成されたデジタル信号をデコードし、上記ウォブル信号や L P P 信号を生成する回路である。

【 0 0 1 4 】

そして、本実施形態にかかるクロック生成装置 1 0 0 は、こうしたウォブル信号や L P P 信号に基づいて当該データ記録装置において用いられるクロックを生成する回路である。詳しくは、L P P 信号の周波数の分周比「1 / 5 9 5 . 2」で分周されたクロックを、換言すれば各 L P P 信号のパルス間に 5 9 5 2 のパルスを有するクロックを生成する。これにより、クロックは、「5 2 . 3 2 M H z」の周波数を有する信号となる。

【 0 0 1 5 】

上記クロック生成装置 1 0 0 では、発振クロックを、ウォブル信号とほぼ周波数同期させる処理を行った後、L P P 信号に基づいて同クロックの位相を調整する処理を行うという 2 段階の処理にて、こうした L P P 信号に位相同期したクロックの生成を行う。具体的には、ウォブル信号と発振クロックとの周波数の差が所定の範囲内に収まる程度に小さくなった後に、L P P 信号に基づく発振クロックの位相制御を行うようにする。これは、上述したように L P P 信号の頻度がウォブル信号の頻度と比較して低いことやデータ記録時においてディスク媒体に形成されている L P P が欠落するなどにより、この L P P 信号に同期したクロックを生成することが困難であることによる。このため本実施形態では、ウォブル信号に基づいてクロックの粗調整を行った後に、L P P 信号に基づいて微調整を行うことで、L P P 信号に位相同期したクロックを生成する。

【 0 0 1 6 】

こうした制御を行う上記クロック生成装置 1 0 0 は、図示するように、その出力するクロックの分周器 1 0 5 による分周クロックをウォブル信号と周波数同期させる第 1 のループ A と、同じく出力するクロックの分周クロックを L P P 信号に位相同期させる第 2 のループ B との 2 つの位相ロックループを備えている。そして、これら第 1 のループ A と第 2 のループ B とは、当該クロック生成装置 1 0 0 において生成される上記クロックを出力する電圧制御発振器 1 1 0 を共有している。この電圧制御発振器 1 1 0 は、2 つの制御電圧入力端子 a, b を備えており、これら各制御電圧入力端子には、上記分周クロックとウォブル信号との周波数差に応じた電圧と、同分周クロックと L P P 信号との位相差に応じた電圧とがそれぞれ印加される。

【 0 0 1 7 】

ここで、上記第 1 のループ A と第 2 のループ B とで共有される電圧制御発振器 1 1 0 について説明する。

図 1 は、本実施形態にかかる電圧制御発振器 1 1 0 の構成を示す回路図である。

【 0 0 1 8 】

同図 1 に示すように、この電圧制御発振器 1 1 0 は、第 1 の電流源 1 1 2、第 2 の電流源 1 1 4、ゲイン制御回路 1 1 5、制御電圧発生回路 1 1 6、及びリングオシレータ 1 1 8 を備えている。

【 0 0 1 9 】

ここで、第 1 の電流源 1 1 2 は、制御電圧入力端子 a から入力される制御電圧に対応した制御電流にてリングオシレータ 1 1 8 を駆動するに際してのゲイン調整を行う部分である。詳しくは、この第 1 の電流源 1 1 2 は、P チャネルトランジスタ T_{ip} からなる出力側電流経路及びこれに直列に接続されたスイッチ SW_i を複数備え、これらが電源電圧 VDD の電源と第 1 の電流源 1 1 2 の出力との間に互いに並列接続されている。ここで、スイッチ（スイッチ素子） SW は、上記ゲイン制御回路 1 1 5 によって電源及び出力間の導通及び遮断を制御する回路である。そして、これにより、互いに並列接続されている出力側電流経路の使用段数が設定される。

【 0 0 2 0 】

更に、第 1 の電流源 1 1 2 は、電源電圧 VDD 及び接地間に互いに直列接続されている N チャネルトランジスタ T_{an} 及びこれに直列に接続された P チャネルトランジスタ T_{ap} からなる入力側電流経路を備えている。そして、制御電圧入力端子 a を介して上記 N チャネルトランジスタ T_{an} のゲートに印加される制御電圧の大きさに応じて、これと直列に接続された P チャネルトランジスタ T_{ap} を流れる電流量を決定し、ゲートの電圧が決定する。そして、P チャネルトランジスタ T_{ap} とカレントミラー接続された P チャネルトランジスタ T_{ip} のゲートに P チャネルトランジスタ T_{ap} のゲート電圧と同じ電圧が印加される。更に、この P チャネルトランジスタ T_{ip} と並列接続された P チャネルトランジスタ T_{ip} のゲートにも同じ電圧が印加され、ソース及びドレイン間を流れる電流量が決定される。したがって、制御電圧入力端子 a に印加される制御電圧の大きさに応じて、第 1 の電流源 1 1 2 から出力される電流量が制御される。

【 0 0 2 1 】

また、第 2 の電流源 1 1 4 も、上記第 1 の電流源 1 1 2 と同様の構成を有する回路である。ただし、この第 2 の電流源 1 1 4 は、制御電圧入力端子 b から入力

される制御電圧に対応した制御電流にてリングオシレータ 1 1 8 を駆動するに際してのゲイン調整を行う部分である。このため、制御電圧入力端子 b に印加される制御電圧の大きさに応じて、その出力する電流量が制御される。

【 0 0 2 2 】

ゲイン制御回路 1 1 5 は、レジスタ 1 1 5 a に格納されるモードデータに応じて第 1 の電流源 1 1 2 や第 2 の電流源 1 1 4 を切替制御する回路である。すなわち、ゲイン制御回路 1 1 5 は、第 1 の電流源 1 1 2 のスイッチ SW_i 及び第 2 の電流源 1 1 4 のスイッチ SW_k を選択的に開閉することで、各制御電圧入力端子 a、b への印加電圧の変化に対する第 1 及び第 2 の電流源 1 1 2、1 1 4 の出力電流の変化度合いを変更する。

【 0 0 2 3 】

制御電圧発生回路 1 1 6 は、各電流源 1 1 2 及び 1 1 4 から出力される電流信号を電圧信号に変換する回路である。この制御電圧発生回路 1 1 6 は、Nチャネルトランジスタ T_{1n} 、 T_{2n} 及び Pチャネルトランジスタ T_{3p} 及び T_{4p} からなる 2 段のカレントミラー回路から構成されている。そして、Pチャネルトランジスタ T_{4p} 及び 2 段目のカレントミラー回路に直列接続される Nチャネルトランジスタ T_{5n} のゲートバイアス電圧をリングオシレータ 1 1 8 に出力する。

【 0 0 2 4 】

リングオシレータ 1 1 8 は、電源電圧 V_{DD} と接地との間で給電可能に接続されたインバータ I_V が奇数段直列に接続されて構成された回路である。そして、これら各インバータ I_V へ供給される電流量が、上記制御電圧入力端子 a 及び制御電圧入力端子 b に印加される制御電圧に応じて制御される。詳しくは、上記電源電圧 V_{DD} と各インバータ I_V との間には、Pチャネルトランジスタ T_{jp} がそれぞれ接続されており、また、各インバータ I_V と接地点との間には Nチャネルトランジスタ T_{jn} がそれぞれ接続されている。そして、上記第 1 の電流源 1 1 2 及び第 2 の電流源 1 1 4 の出力電流に応じた電圧が制御電圧発生回路 1 1 6 を介してこれらインバータ I_V へ流れ込む電流量を制御するトランジスタ T_{jp} 、 T_{jn} に印加される。

【 0 0 2 5 】

ここで、電圧制御発振器 1 1 0 の特性について説明する。

図 2 は、上記制御電圧入力端子 a へ印加される制御電圧と電圧制御発振器 1 1 0 の発振周波数との関係を示す図である。図 2 において、曲線 f 1 は、制御電圧入力端子 b に印加される電圧が「0」とされたときの曲線である。同図 2 に示されるように、制御電圧入力端子 a へ印加される制御電圧が大きいほど発振周波数が上昇する。

【0 0 2 6】

また、曲線 f 2 ～ f 4 は、制御電圧入力端子 b へ電源電圧 VDD を印加したときについて、先の図 1 にした第 2 の電流源 1 1 4 において使用される出力側電流経路の段数がそれぞれ「1」個～「3」個であるときについての曲線である。同図 2 に示すように、制御電圧入力端子 a へ印加される制御電圧が一定であるときには、第 2 の電流源 1 1 4 における上記出力側電流経路の使用段数が多いほど発振周波数が上昇する。

【0 0 2 7】

そして、制御電圧入力端子 a へ印加する制御電圧が一定という条件の下、制御電圧入力端子 b へ印加する電圧を可変としたときの発振周波数の帯域幅は、先の図 1 に示した第 2 の電流源 1 1 4 において能動とされる出力側電流経路の段数が多いほど広くなる ($\Delta A < \Delta B < \Delta C$)。

【0 0 2 8】

したがって、先の図 1 に示した第 2 の電流源 1 1 4 において能動とされる出力側電流経路の段数を所定個「n」に固定した場合、制御電圧入力端子 a 及び制御電圧入力端子 b に印加される電圧を可変としたときの電圧制御発振器 1 1 0 の発振周波数帯域は、図 3 に斜線で示す帯域となる。

【0 0 2 9】

更に、制御電圧入力端子 b に印加される電圧を「0」とする条件の下、先の図 1 に示した第 1 の電流源 1 1 2 において能動とされる出力側電流経路の段数を変更した場合の制御電圧入力端子 a へ印加する電圧と発振周波数との関係は図 4 に例示されるようになる。ここで、第 1 の電流源 1 1 2 において使用される出力側電流経路の段数は、曲線 f 1'、曲線 f 1、曲線 f 1' ' の順で多くなっている

。同図4に示すように、第1の電流源112において使用される上記出力側電流経路の段数が多いほど、制御電圧入力端子aに印加する電圧の変化に対する発振周波数の上昇度合いが大きくなる。

【0030】

なお、これら図2～図4において模式的に示す性質は、制御電圧入力端子aと制御電圧入力端子bとの役割を逆にしたときにも同様となる。

こうした2つの制御電圧入力端子aと制御電圧入力端子bとを備える電圧制御発振器110において、本実施形態では、制御電圧入力端子aには、先の図6に示したローパスフィルタ142の出力電圧V_aを、また、制御電圧入力端子bには、同図6に示したローパスフィルタ170の出力電圧V_bをそれぞれ印加する。そしてこれにより、制御電圧入力端子aを通じて電圧制御発振器110の発振するクロック（正確にはその分周クロック）をウォブル信号に周波数同期させるとともに、制御電圧入力端子bを通じて上記クロック（正確にはその分周クロック）をLPP信号に位相同期させる。すなわち、図5（a）に示すように制御電圧入力端子a側にて発振周波数の粗調整を行うとともに、図5（b）に示すように制御電圧入力端子b側にて発振周波数の微調整を行う。

【0031】

次に、この電圧制御発振器110の発振周波数についての第1のループAによる粗調整、及び第2のループBによる微調整を行う回路について更に説明する。

ここで、上記第1のループAについて更に説明する。

【0032】

この第1のループAでは、電圧制御発振器110の発振するクロックの分周クロックとウォブル信号との立ち上がりエッジ及び立ち下がりエッジのそれぞれを比較し、この比較結果に基づいて電圧制御発振器110を制御するものである。このように立ち上がりエッジ及び立ち下がりエッジの双方を用いるのは、以下の理由による。

【0033】

図7に示されるように、レーザによって読み取られる上記ディスク媒体のウォブルに対応した信号（図7（a））は、上記RFアンプ20にて2値化されウォ

ブル信号となる（図 7（b））。このウォブル信号はそのデューティ比が変化するため、上記分周クロックとウォブル信号との位相差に基づいて上記電圧制御発振器 1 1 0 を制御する際に、同制御がこのデューティ比の変化の影響を受けるおそれがある。

【0 0 3 4】

しかしながら、ウォブル信号は、図 7（d）に示されるように、パルス幅 W_h が変化するにもかかわらず、各パルスの中心間の周期 T_w や位相は保持される。したがって、このパルス中心の周期 T_w 及び位相と、上記分周クロックのパルス中心の周期及び位相とに基づいて同電圧制御発振器 1 1 0 を制御することで、デューティ比の変化の影響を回避することができる。

【0 0 3 5】

具体的には、先の図 6 に示す第 1 のループ A においては、まず、立ち上がり比較部 1 2 0 a 及び立ち下がり比較部 1 2 0 b において、ウォブル信号と上記分周クロックとの立ち上がり及び立ち下がり比較される。そして、これら比較結果に基づく信号が、チャージポンプ 1 3 0 a 及びチャージポンプ 1 3 0 b にて所定の出力に変換される。これら出力の変換された信号は、加算器 1 4 0 で合成され、ローパスフィルタ 1 4 2 にて平滑化された後、制御電圧として電圧制御発振器 1 1 0 の制御電圧入力端子 a に印加される。この制御電圧を通じて制御される電圧制御発振器 1 1 0 の発振するクロックの周波数は、上記分周器 1 0 5 にて分周された後、上記立ち上がり比較部 1 2 0 a 及び立ち下がり比較部 1 2 0 b に入力される。こうして電圧制御発振器 1 1 0 の発振するクロック（の分周クロック）がウォブル信号に周波数同期するよう制御される。なお、この分周器 1 0 5 の分周比は「 $1/372$ 」であり、これにより、電圧制御発振器 1 1 0 の出力信号は、「 52.32MHz 」に制御される。

【0 0 3 6】

ここで、チャージポンプ 1 3 0 a は、図 8 に示すように、ゲインを可変制御することのできる構成となっている。すなわち、チャージポンプ 1 3 0 a は、上記立ち上がり比較部 1 2 0 a の出力信号に応じた電流を出力する複数のチャージポンプユニット CP と、同チャージポンプユニット CP のうちのいくつかを選択的

に駆動するゲイン切替回路 1 3 1 a とを備える。そして、駆動されるチャージポンプユニット C P の段数が、このゲイン切替回路 1 3 1 a によって切り替えられることで、チャージポンプ 1 3 0 a のゲイン、すなわち、位相比較出力に対するチャージポンプ 1 3 0 a の出力電流量の度合いを切り替えることができる。

【 0 0 3 7 】

図 9 に、立ち上がり比較部 1 2 0 a 及びチャージポンプユニット C P の回路構成を例示する。図 9 に示されるように、チャージポンプユニット C P は、上記立ち上がり比較部 1 2 0 a から出力される信号に応じた信号を出力する出力部 1 3 2 a と、同出力部 1 3 2 a の出力を調整するバイアス回路 1 3 3 a とを備えている。ここで、出力部 1 3 2 a は、ウォブル信号のパルスの立ち上がりタイミングが上記分周クロックのパルスの立ち上がりタイミングよりも早い場合に、同ウォブル信号が立ち上がったときから分周クロックが立ち上がるまでの期間、高電位の信号を出力する（チャージ動作）。また、上記分周クロックのパルスの立ち上がりタイミングがウォブル信号のパルスの立ち上がりタイミングよりも早い場合に、分周クロックのパルスが立ち上がったときからウォブル信号が立ち上がるときまでの期間、低電位の信号を出力する（デイスチャージ動作）。

【 0 0 3 8 】

なお、チャージポンプ 1 3 0 a において、上記チャージ動作及びデイスチャージ動作を行う期間が等しいときには、これらチャージ電流及びデイスチャージ電流は互いに等しくなるように設定される。

【 0 0 3 9 】

一方、立ち上がり比較部 1 2 0 a では、上記入力されるウォブル信号及び分周クロックのパルスのいずれか一方が立ち上がってから他方が立ち上がるまでの期間、チャージポンプ 1 3 0 a を介して所定の出力信号を出力するための制御を行う。まず、ウォブル信号及び分周クロックはそれぞれ別のフリップフロップ（F / F）に入力される。そして、入力されるパルスの立ち上がり同期してこれらフリップフロップから「H」レベル信号が出力される。また、2つのフリップフロップに入力されるパルスが両方とも立ち上がったときに、これら2つのフリップフロップをリセットすることで、チャージポンプ 1 3 0 a から上記信号の出力

が中断される。

【0040】

なお、先の図6に示した立ち下がり比較部120b及びチャージポンプ130bは、上記立ち上がり比較部120a及びチャージポンプ130aとそれぞれ同一の構成を有している。そして、図10に示されるように、立ち下がり比較部120bには、立ち上がり比較部120aに入力される信号がインバータを介して反転されて入力されることで、立ち下がりが検出される。

【0041】

図10に、立ち上がり比較部120a及び立ち下がり比較部120bに入力される信号と、加算器140の出力との関係を示す。図10に示されるように、分周クロックの立ち上がり及び立ち下がり（図10（b））とウォブル信号のパルスの立ち上がり及び立ち下がり（図10（a）の β ）には、上記加算器140からの出力はほぼ「0」となる。

【0042】

これに対して、分周クロックのパルス幅よりもウォブル信号のパルス幅が狭まった場合（図10（a）の α ）には、分周クロックが立ち上がってからウォブル信号のパルスが立ち上がるまでの期間、上記加算器140から低電位の信号が出力される（ディスチャージ動作がなされる）（図10（c）の α ）。また、ウォブル信号のパルスが立ち下がってから分周クロックが立ち下がるまでの期間、上記加算器140から高電位の信号が出力される（チャージ動作がなされる）（図10（c）の α ）。そして、これら分周クロックが立ち上がってからウォブル信号のパルスが立ち上がるまでの期間と、ウォブル信号のパルスが立ち下がってから分周クロックが立ち下がるまでの期間とは互いに等しいため、これらディスチャージ電流とチャージ電流とは互いに等しくなる。

【0043】

一方、分周クロックのパルス幅よりもウォブル信号のパルス幅が広がった場合（図10（a）の γ ）には、ウォブル信号のパルスの立ち上がりから分周クロックの立ち上がるまでの期間、上記加算器140から高電位の信号が出力される（チャージ動作がなされる）（図10（c）の γ ）。また、分周クロックの立ち下

がりからウォブル信号のパルスが立ち下がるまでの期間、上記加算器 1 4 0 から低電位の信号が出力される（ディスチャージ動作がなされる）（図 1 0（c）の r）。そして、これらウォブル信号のパルスの立ち上がりから分周クロックの立ち上がるまでの期間と、分周クロックの立ち下がりからウォブル信号のパルスが立ち下がるまでの期間とは互いに等しいため、これらチャージ電流とディスチャージ電流とは互いに等しくなる。

【 0 0 4 4 】

このように、パルス中心が等しい場合には、チャージポンプ 1 3 0 a 及び 1 3 0 b において、チャージ電流及びディスチャージ電流は等しくなる。したがって、ウォブル信号のパルス及び分周クロックのパルスの各パルス幅の差異に関係なく、ウォブル信号及び分周クロックのパルスの中心が一致するように制御される。

【 0 0 4 5 】

次に、上記電圧制御発振器 1 1 0 の発振するクロックの分周クロックを L P P 信号に位相同期させる回路である先の図 6 に示した第 2 のループ B について更に説明する。

【 0 0 4 6 】

この第 2 のループ B にあっては、まず、L P P 信号が検出されるであろう時期を予測することで、デコーダ 3 0 からクロック生成装置 1 0 0 に入力される L P P 信号とノイズとを区別する処理がなされる。すなわち、指令部 1 7 2 において、記録開始時に L P P 信号がはじめて検出された時が記憶されるとともに、例えばクロック生成装置 1 0 0 の出力するクロックをカウントするなどして、L P P 信号が検出されてから次の L P P 信号が検出されるまでの期間を推定する。そして指令部 1 7 2 では、L P P 信号が検出されるであろう時期に同期して所定周期毎にウィンドウパルスを出力する。このウィンドウパルスのパルス幅は、L P P 信号が検出される可能性のある時期をカバーする時間幅を有している。一方、L P P 出力部 1 7 4 では、このウィンドウパルスの入力されている期間において、L P P 信号が検出されたときにのみ同 L P P 信号が出力される。これによりノイズを L P P 信号と誤検出することを回避することができるようになる。

【 0 0 4 7 】

この L P P 出力部 1 7 4 から出力された L P P 信号は、電圧制御発振器 1 1 0 の発振するクロックが分周器 1 7 6 にて分周された分周クロックと位相比較回路 1 5 0 にてその位相が比較される。この比較結果に基づく信号は、チャージポンプ 1 6 0 にて所定の出力レベルに変換された後、ローパスフィルタ 1 7 0 で平滑化される。そして、ローパスフィルタ 1 7 0 の出力する制御電圧信号は、上記電圧制御発振器 1 1 0 の制御電圧入力端子 b に印加される。

【 0 0 4 8 】

上記分周器 1 7 6 の分周比も、上記分周器 1 0 5 と同様「 $1/372$ 」であるものの、上記分周器 1 0 5 と比較して所定の位相だけずれたクロックを生成出力するようになっている。そして、位相比較回路 1 5 0 では、上記 L P P 出力部 1 7 4 から L P P 信号が出力されているときのみ、同 L P P 信号と分周器 1 7 6 によって分周された分周クロックとの比較に基づく信号を出力する。このため、位相比較回路 1 5 0 では、電圧制御発振器 1 1 0 の発振するクロックを分周比「 $1/5952$ 」にて分周した分周クロックと L P P 信号とを比較することとなる。そしてこれにより、電圧制御発振器 1 1 0 の発振するクロックの周波数が「 52.32MHz 」に制御される。

【 0 0 4 9 】

これら L P P 信号と分周クロックとの比較は、詳しくは、上記分周器 1 7 6 を介して電圧制御発振器 1 1 0 から位相比較回路 1 5 0 に入力されるパルスの立ち上がりが、同位相比較回路 1 5 0 に入力される L P P 信号のパルスの中心と一致するように制御される。ちなみに、このような制御を行うための L P P 出力部 1 7 4 や、位相比較回路 1 5 0 等は、図 1 1 に例示されるような構成を有する。なお、図 1 1 において位相比較回路 1 5 0 の出力側に接続されるチャージポンプユニット C P は、上記チャージポンプ 1 6 0 内に備えられるものである。このチャージポンプ 1 6 0 は、先の図 8 に示したチャージポンプ 1 3 0 a と同様の構成を有する。

【 0 0 5 0 】

ここで、先の図 1 に示した位相比較回路 1 5 0 に入力されたウィンドウパルス

や L P P 信号、更には分周器 1 7 6 から出力される分周クロック、チャージポンプ 1 6 0 の出力の関係を図 1 2 に示す。

【 0 0 5 1 】

すなわち、上記 L P P 出力部 1 7 4 にウィンドウパルスが入力されていない期間（図 1 2（a））においては、ノイズが混入した（図 1 2（b））としてもこれが位相比較回路 1 5 0 に出力されることはない。これに対して、ウィンドウパルス（図 1 2（a））が L P P 出力部 1 7 4 に入力されているときに、L P P 信号が入力される（図 1 2（b））と、同 L P P 信号が上記位相比較回路 1 5 0 に出力される。これにより、上記チャージポンプ 1 6 0 では、位相比較回路 1 5 0 に L P P 信号が入力されてから分周クロック（図 1 2（c））のパルスが立ち上がるまでの期間、高電位の信号を出力する（図 1 2（d））。そして、L P P 信号のパルスが入力されている期間であって、且つ分周クロックのパルスが立ち上がっている（図 1 2（c））期間、上記チャージポンプ 1 6 0 は低電位の信号を出力する。

【 0 0 5 2 】

ちなみに、このチャージポンプ 1 6 0 は、チャージ動作及びディスチャージ動作を行う時間が等しいときには、これらチャージ電流及びディスチャージ電流が等しくなるように設定されている。これにより、分周クロックの立ち上がりエッジが L P P 信号の中心にきたときにチャージ時間及びディスチャージ時間が等しくなるために、これらチャージ電流及びディスチャージ電流が等しくなることとなる。こうして、チャージポンプ 1 6 0 の出力信号に基づいて、電圧制御発振器 1 1 0 は、分周器 1 7 6 の分周クロックのパルスの立ち上がりが L P P 信号のパルスの中心と一致するように制御される。

【 0 0 5 3 】

特に、この第 2 のループ B による微調整によって、電圧制御発振器 1 1 0 の発振するクロックは、ウォブル信号とほぼ周波数同期しつつも、L P P 信号に位相同期したものとなる。このため、先の図 7（c）に示す L P P 信号と図 7（b）に示したウォブル信号の中心とが図 7（d）に示すように変動したとしても、電圧制御発振器 1 1 0 の発振するクロックは、L P P 信号に位相同期したものに制

御されることとなる。

【 0 0 5 4 】

次に、これら第 1 のループ A 及び第 2 のループ B を用いて、ウォブル信号とほぼ周波数同期させた後、L P P 信号に位相同期させるという粗調整及び微調整の 2 段階の処理を行う回路について説明する。

【 0 0 5 5 】

図 6 に示すように、上記粗調整及び微調整を行うための回路として、本実施形態では、第 1 のモニタ回路 1 8 0、第 2 のモニタ回路 1 8 2、電圧発生回路 1 8 4、制御回路 1 8 6 を備えている。

【 0 0 5 6 】

ここで、第 1 のモニタ回路 1 8 0 は、ウォブル信号と分周器 1 0 5 にて分周された分周クロックとを取り込み、第 1 のループ A によるこれらウォブル信号と分周クロックとの周波数同期が完了したか否かをモニタする回路である。

【 0 0 5 7 】

また、第 2 のモニタ回路 1 8 2 は、L P P 信号及び分周器 1 7 6 にて分周された分周クロックとを取り込み、第 2 のループ B によるこれら L P P 信号と分周クロックとの状態をモニタする回路である。

【 0 0 5 8 】

更に、電圧発生回路 1 8 4 は、所定の直流電圧を発生する回路である。この回路は、図 1 3 にその構成を例示するように、互いに電圧値の異なる複数の電圧を生成する電圧生成部 1 8 4 c と、入力される信号をデコードして電圧生成部 1 8 4 c によって生成される電圧の値を選択的に切り替えるデコーダ 1 8 4 d とを備えている。なお、この電圧発生回路 1 8 4 の生成する直流電圧は、図 6 に示すように、切替回路 1 8 5 を介してローパスフィルタ 1 7 0 への入力、及び非入力の切替が可能となっている。

【 0 0 5 9 】

一方、制御回路 1 8 6 は、これら第 1 のモニタ回路 1 8 0、第 2 のモニタ回路 1 8 2 からの信号に加えて、外部から入力されるモード信号に応じて、上記粗調整及び微調整を行うべく、第 1 のモニタ回路 1 8 0、第 2 のモニタ回路 1 8 2、

電圧発生回路 1 8 4 を制御する回路である。なお、ここでモード信号とは、データを記録する速度を指定する信号であり、例えば当該データ記録制御装置においてその全体を統括的に制御するマイクロコンピュータによって指定される。

【 0 0 6 0 】

ここで、電圧制御発振器 1 1 0 の発振周波数の第 1 のループ A による粗調整、及び第 2 のループ B による微調整について、上記制御回路 1 8 6 による制御を中心に説明する。

【 0 0 6 1 】

この一連の処理においては、まず上記マイクロコンピュータ等から制御回路 1 8 6 にモード信号が入力されるとともに、先の図 1 に示した電圧制御発振器 1 1 0 のゲイン制御回路 1 1 5 内のレジスタ 1 1 5 a に、モードデータが書き込まれる。このモードデータに基づき、電圧制御発振器 1 1 0 では、データの記録速度（光ディスク 1 の回転にかかる線速度）に適したゲインとなるように、換言すればデータの記録速度に応じた発振周波数への制御に適したゲイン（駆動能力）となるように各電流源 1 1 2, 1 1 4 が設定されることとなる。ちなみに、このゲイン調整は、データの記録速度が速くなるほどゲインを上昇させるようにすることが望ましい。

【 0 0 6 2 】

また、図 6 に示す制御回路 1 8 6 では、チャージポンプ 1 3 0 a、1 3 0 b、を、データの記録速度に適した駆動能力に、換言すればデータの記録速度（光ディスク 1 の回転にかかる線速度）に応じた発振周波数への制御に適した駆動能力に設定する。この制御回路 1 8 6 による各チャージポンプ 1 3 0 a、1 3 0 b の駆動能力の設定は、先の図 8 に示したゲイン切替回路やそれに相当する回路に対して指令信号を出力することで行う。なお、この駆動能力の調整は、データの記録速度が速くなるほど上昇させるようにすることが望ましい。

【 0 0 6 3 】

更に、制御回路 1 8 6 では、上記モード信号に基づき、上記電圧発生回路 1 8 4 のデコーダ 1 8 4 d に対し、電圧生成部 1 8 4 c にて生成する電圧値についての指令信号を出力する。

【 0 0 6 4 】

加えて、制御回路 1 8 6 では、電圧発生回路 1 8 4 の出力する電圧をローパスフィルタ 1 7 0 に印加するように切替回路 1 8 5 を切り替えると共に、チャージポンプ 1 6 0 を非駆動状態とする。すなわち、先の図 8 に示す構成と同様の構成を有するチャージポンプ 1 6 0 において、全てのチャージポンプユニット C P ヘイネーブル信号を印加しないことにより、これら全てを非駆動状態とする。

【 0 0 6 5 】

これら一連の処理によってクロック生成装置 1 0 0 における初期設定が終了される。

こうした初期設定のなされた後、ウォブル信号が当該クロック生成装置 1 0 0 に入力されると、上記第 1 のループ A では、電圧制御発振器 1 1 0 の発振するクロック（実際にはそれが分周器 1 0 5 にて分周された分周クロック）とウォブル信号との周波数同期が取られる。この際、第 2 のループ B においてはチャージポンプ 1 6 0 が非駆動状態とされており、電圧制御発振器 1 1 0 の制御電圧入力端子 b には上記電圧発生回路 1 8 4 からの直流電圧、すなわち、一定電圧が印加される。このため、この時点では第 2 のループ B は開ループ制御となる。

【 0 0 6 6 】

そして、第 1 のループ A において、電圧制御発振器 1 1 0 の発振するクロックの分周クロックとウォブル信号との周波数の差が所定の範囲内に収まったことが第 1 のモニタ回路 1 8 0 を通じて検知されると、制御回路 1 8 6 では、第 2 のループ B を閉ループ制御に切り替える。すなわち、チャージポンプ 1 6 0 内の所定個のチャージポンプユニット C P を駆動状態とするとともに、上記ローパスフィルタ 1 7 0 へ電圧発生回路 1 8 4 からの電圧が印加されないように切替回路 1 8 5 を切り替える。これにより、電圧制御発振器 1 1 0 の制御電圧入力端子 b に電圧制御発振器 1 1 0 の発振するクロック（実際にはそれが分周器 1 7 6 にて分周された分周クロック）と L P P 信号との位相差に応じた電圧が印加されるようになる。

【 0 0 6 7 】

また、制御回路 1 8 6 では、この切り替えとともに、上記チャージポンプ 1 3

0 a、1 3 0 b の駆動能力を下げる制御を行う。これは、ウォブル信号と発振クロックとの周波数の差が小さくなった後に、第 1 のループ A 側の重みを第 2 のループ B 側よりも軽くするためである。すなわち、ウォブル信号に対する周期がほぼ完了した後は、第 1 のループ A 側の影響を受けにくくなり、第 2 のループ B による発振クロックの微調整を適切に行うことができる。

【 0 0 6 8 】

更に、上述のように第 1 のループ A に基づく粗調整が行われている間、電圧発生回路 1 8 4 からの電圧を電圧制御発振器 1 1 0 の制御電圧入力端子 b に印加することで、第 2 のループ B による微調整への切替の円滑化を図る。すなわち、チャージポンプ 1 6 0 を非駆動状態から駆動状態へ切り替えることで電圧制御発振器 1 1 0 の制御電圧入力端子 b に印加される電圧値が急変することによる発振周波数の急変を回避する。

【 0 0 6 9 】

なお、電圧発生回路 1 8 4 に基づく制御電圧入力端子 b への印加電圧は、第 2 のループ B によって電圧制御発振器 1 1 0 の発振するクロックと L P P 信号との位相同期が取られたときに制御電圧入力端子 b に印加されると想定される電圧と略等しくなるように設定することが望ましい。これにより、チャージポンプ 1 6 0 を非駆動状態から駆動状態へ切り替えることに起因する電圧制御発振器 1 1 0 の制御電圧入力端子 b に印加される電圧値の変化を極力抑制することができる。

【 0 0 7 0 】

また、この電圧発生回路 1 8 4 に基づく制御電圧入力端子 b への印加電圧は、制御電圧入力端子 b に印加される電圧の最大値と最小値との略中間とされることが望ましい。

【 0 0 7 1 】

以上説明した本実施形態によれば以下の効果が得られるようになる。

(1) 電圧制御発振器 1 1 0 が電流源 1 1 2、1 1 4 を備える構成とすることで、光ディスク 1 の回転速度の設定等に応じて当該電圧制御発振器 1 1 0 の特性を可変とすることができる。

【 0 0 7 2 】

(2) 電流源 1 1 2, 1 1 4 を、互いに並列接続される複数の出力側電流経路を備え、これらのいくつかを選択的に能動とすることで、制御電圧入力端子 a、b への印加電圧に対する出力電流の変化量を変更する構成としたために、ゲイン調整を簡易に行うことができるようになる。

【0 0 7 3】

なお、上記実施形態は、以下のように変更して実施してもよい。

- ・第1の電流源 1 1 2 の構成については、第 1 の入力端子（制御電圧入力端子 a）への入力電圧に応じて第 1 の電流を出力すると共に、入力電圧に対する第 1 の電流の変化量の変更制御が可能に設定される範囲で適宜変更してよい。

【0 0 7 4】

- ・第2の電流源 1 1 4 の構成については、第 2 の入力端子（制御電圧入力端子 b）への入力電圧に応じて第 2 の電流を出力すると共に、入力電圧に対する第 2 の電流の変化量の変更制御が可能に設定される範囲で適宜変更してよい。

【0 0 7 5】

- ・制御電圧発生回路の構成も、第 1 及び第 2 の電流を合成した合成電流に基づいてリングオシレータに制御電圧を印加する構成であれば、上記実施形態で例示したものに限らない。

【0 0 7 6】

- ・リングオシレータの構成は、奇数個のインバータから構成されるものに限られない。例えば、給電量によってその遅延量が可変制御される遅延回路の入力側又は出力側に奇数個のインバータを備える構成としてもよい。

【0 0 7 7】

- ・データ記録装置の構成は、図 6 に例示するものに限らない。
- ・更に、本発明にかかる電圧制御発振器は、ディスク媒体のデータ記録装置に備えられるクロック生成装置に搭載されるものに限られない。

【0 0 7 8】

【発明の効果】

本願によれば、より適切なゲイン調整が可能となる。

【図面の簡単な説明】

【図 1】 本発明にかかる電圧制御発振器の一実施形態の構成を示す回路図。

【図 2】 同実施形態における電圧制御発振器の特性を示す図。

【図 3】 同実施形態における電圧制御発振器の特性を示す図。

【図 4】 同実施形態における電圧制御発振器の特性を示す図。

【図 5】 同実施形態における電圧制御発振器の特性を示す図。

【図 6】 同実施形態の電圧制御発振器の搭載される DVD-R のデータ記録制御装置の構成を示すブロック図。

【図 7】 ウォブル信号及び L P P 信号の特性を示すタイムチャート。

【図 8】 同データ記録制御装置の備えるチャージポンプの構成を示す図。

【図 9】 同データ記録制御装置の備える立ち上がり比較部及びチャージポンプユニットの構成を示す回路図。

【図 10】 同実施形態においてウォブル信号と周波数同期したクロックの生成態様を示すタイムチャート。

【図 11】 同データ記録制御装置の備える位相比較回路及びチャージポンプユニットの構成を示す回路図。

【図 12】 同実施形態における L P P 信号と位相同期したクロックの生成態様を示すタイムチャート。

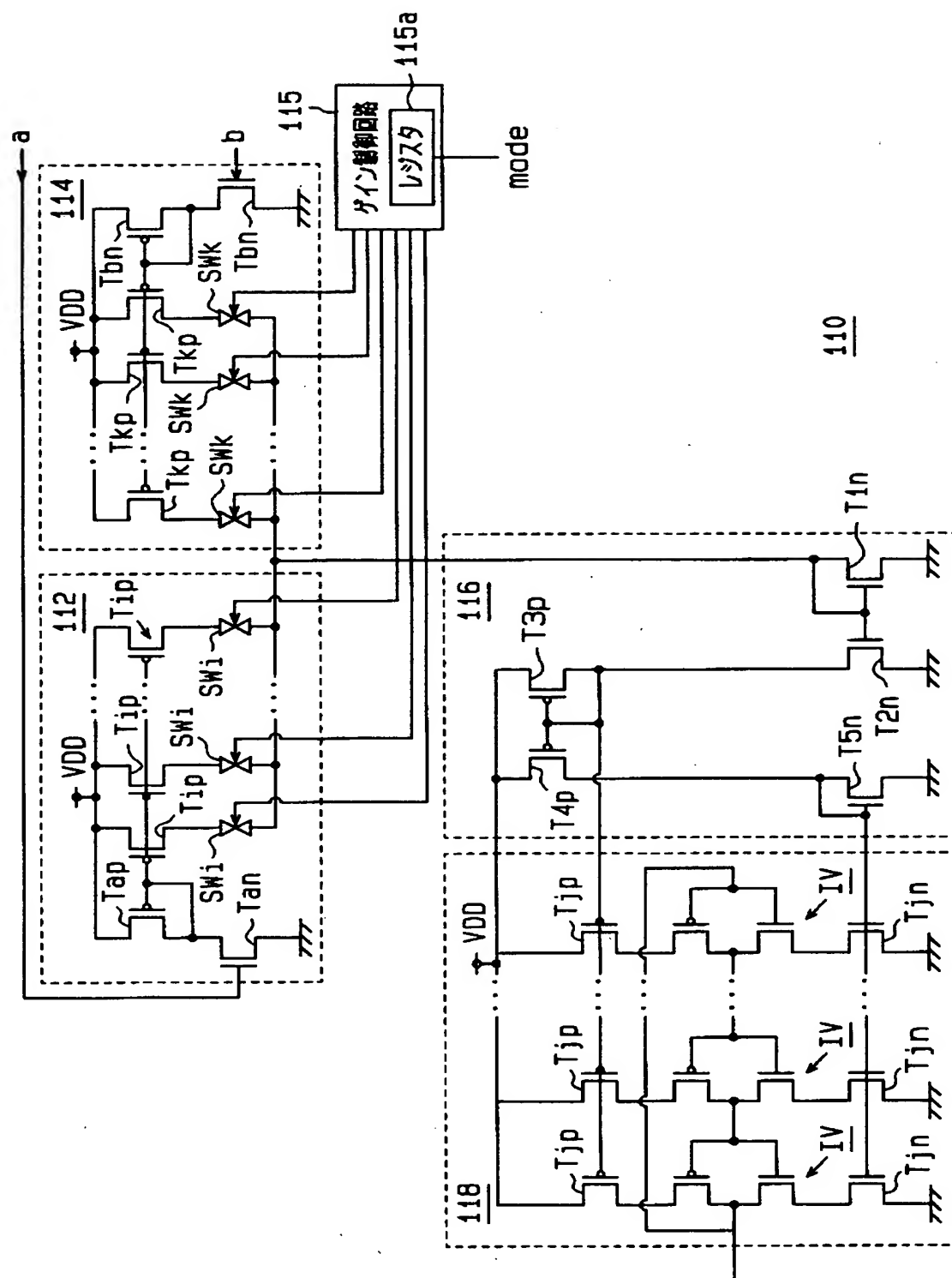
【図 13】 同データ記録制御装置の備える電圧発生回路の構成を示す図。

【符号の説明】

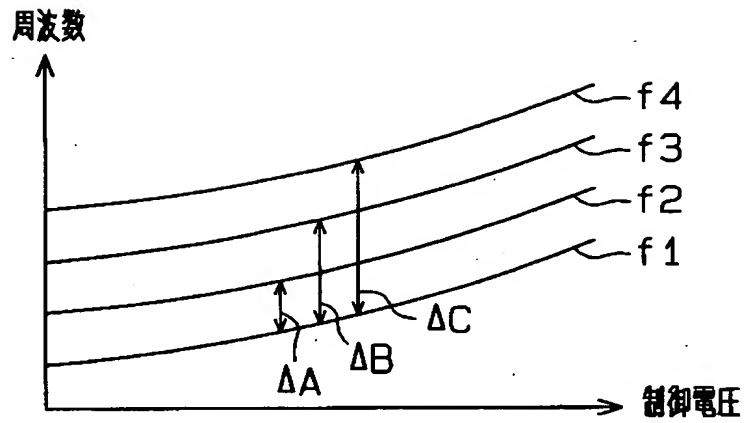
1…光ディスク、10…光学ヘッド、20…RFアンプ、30…デコーダ、100…クロック生成装置、105…分周器、110…電圧制御発振器、112、114…電流源、115…ゲイン制御回路 115a…レジスタ、116…制御電圧発生回路、118…リングオシレータ、120a、120b…比較部、130a、130b…チャージポンプ、131a…ゲイン切替回路、132a…出力部、133a…バイアス回路、140…加算器、142…ローパスフィルタ、150…位相比較回路、160…チャージポンプ、172…指令部、174…L P P 出力部、176…分周器、180、182…モニタ回路、184…電圧発生回路、185…切替回路、186…制御回路。

【書類名】 図面

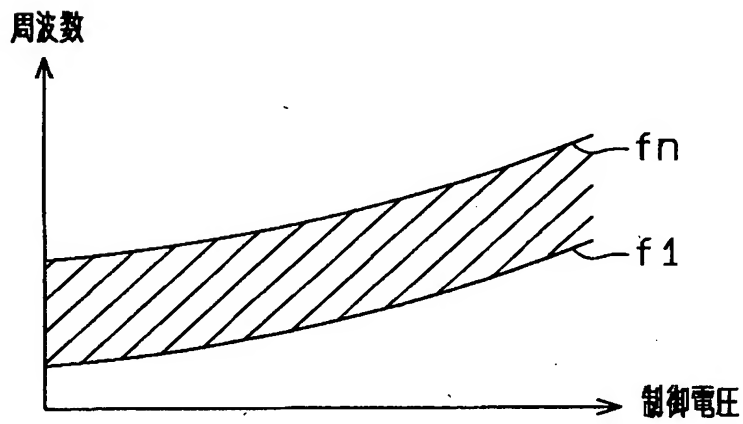
【図 1】



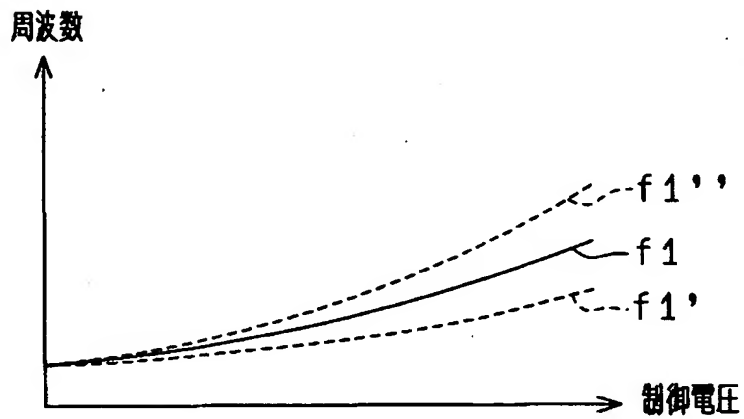
【図 2】



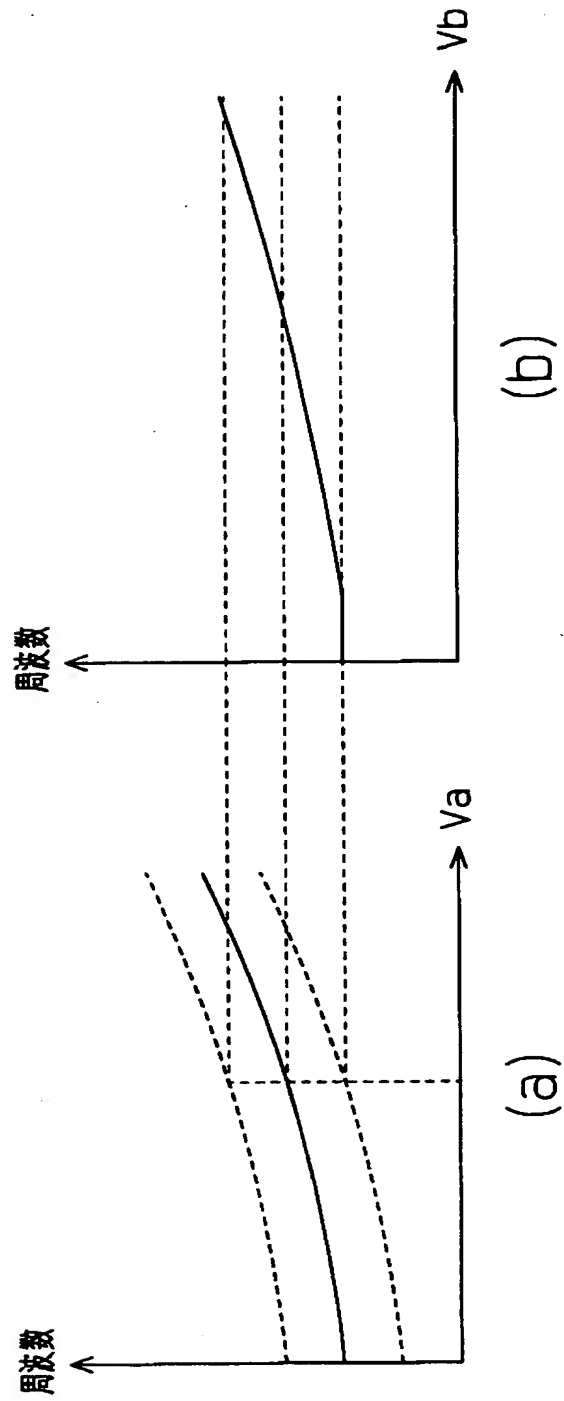
【図 3】



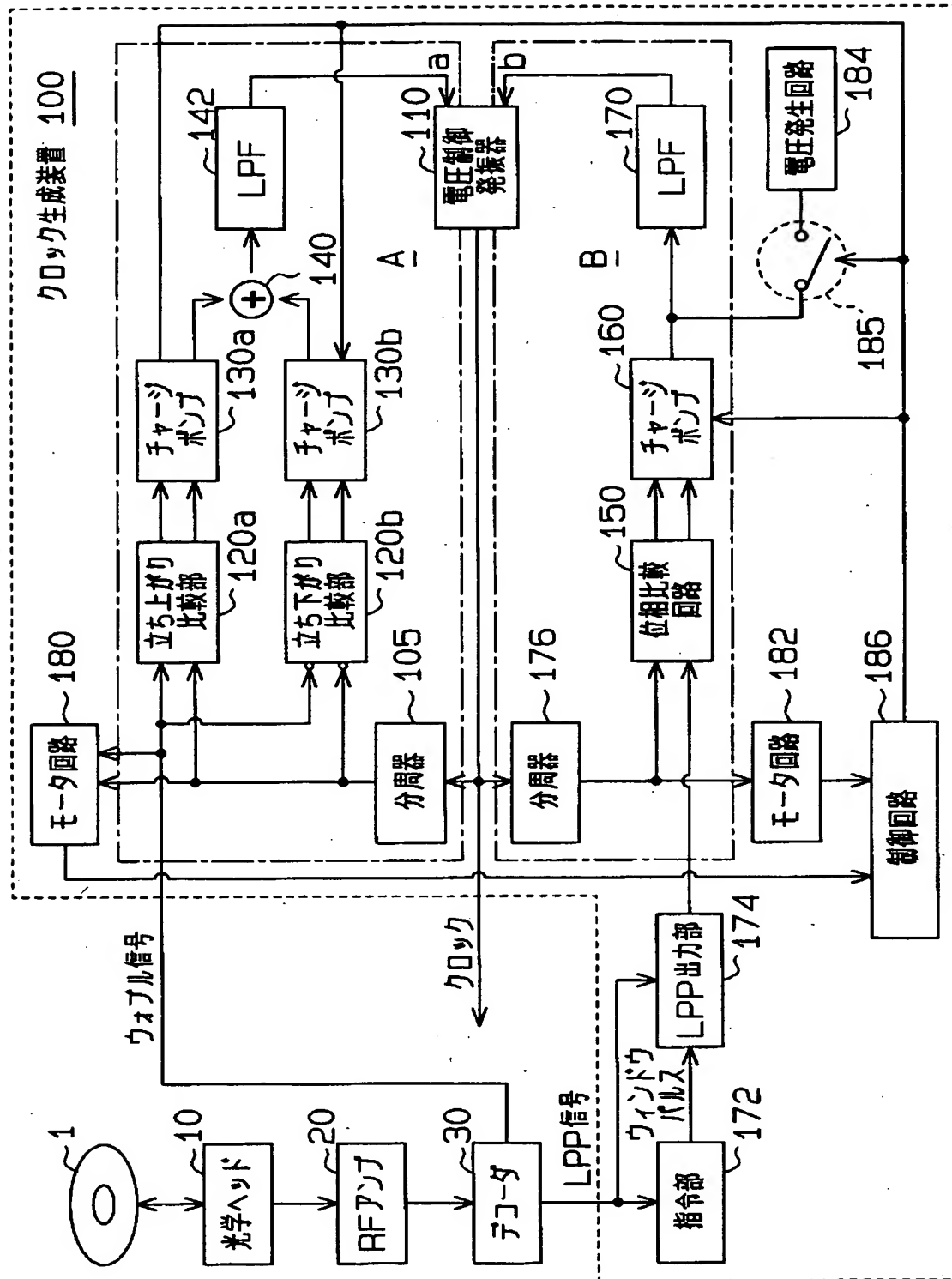
【図 4】



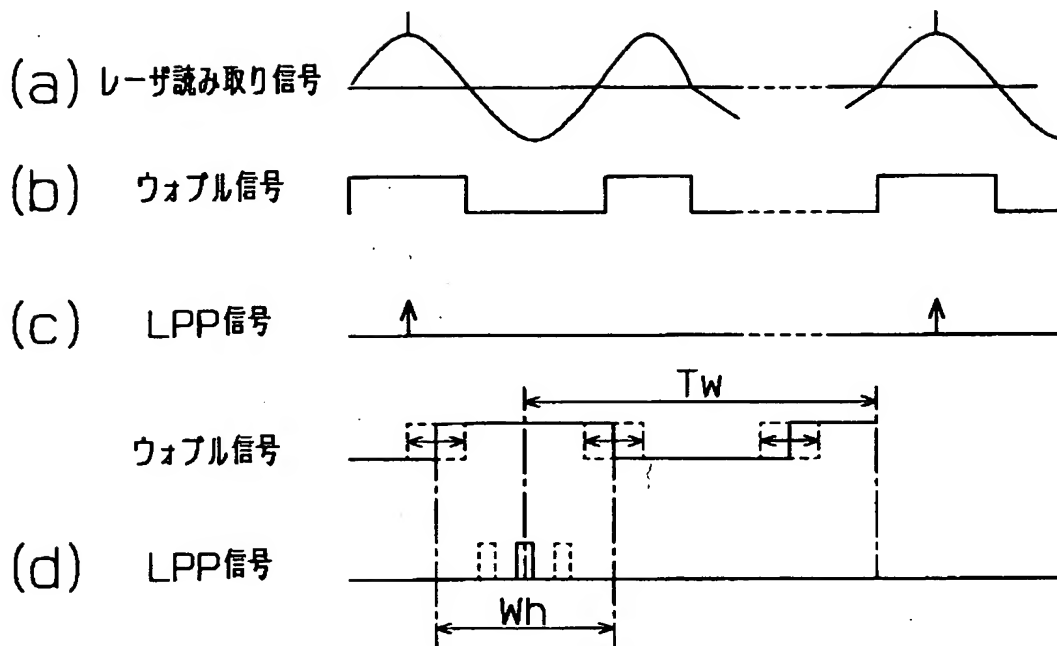
【図 5】



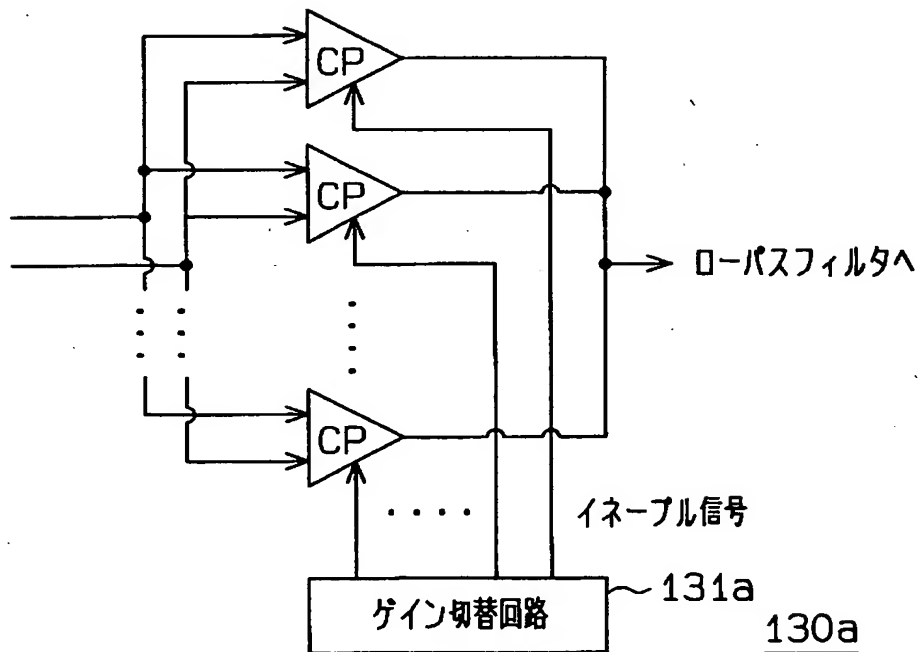
【図 6】



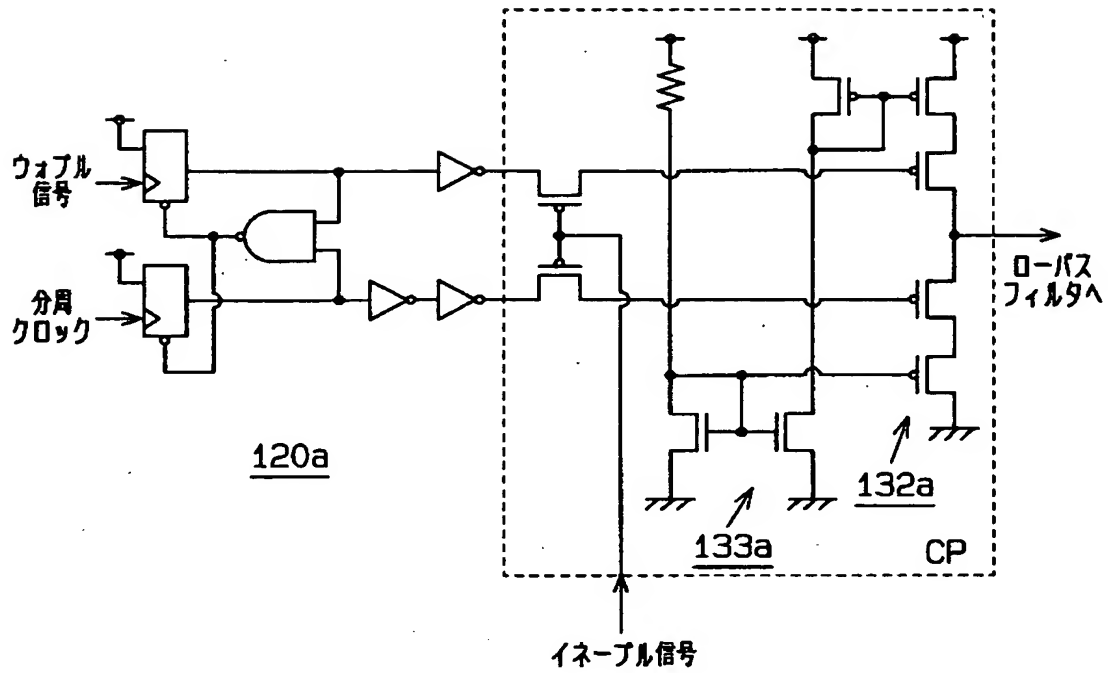
【図 7】



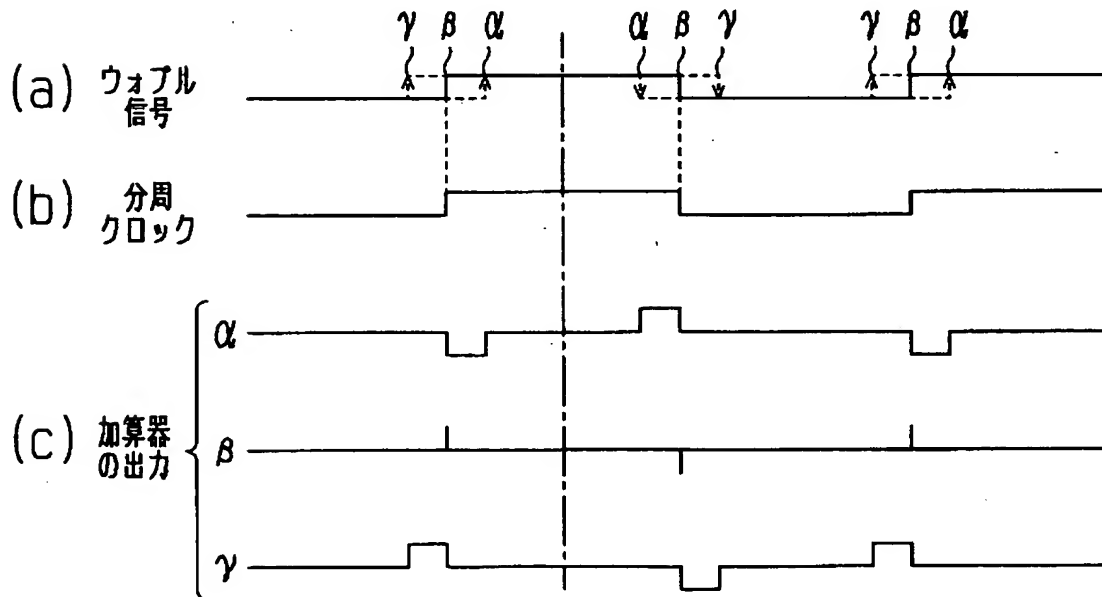
【図 8】



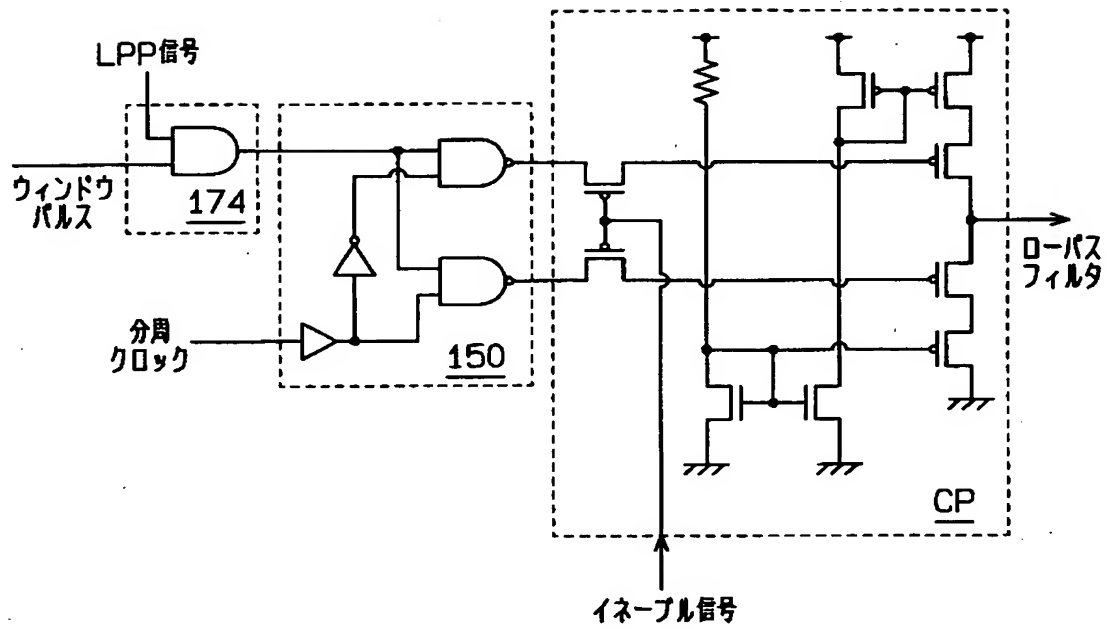
【図 9】



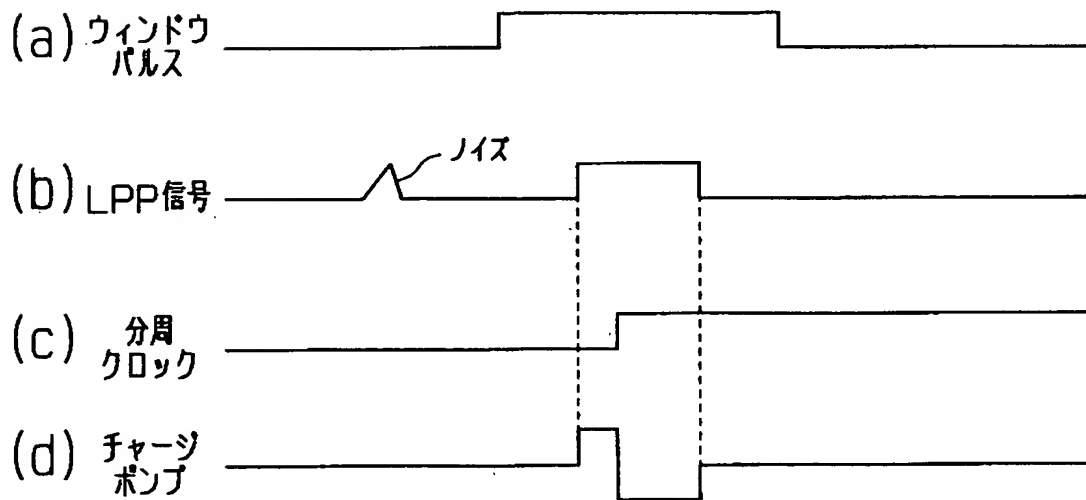
【図 10】



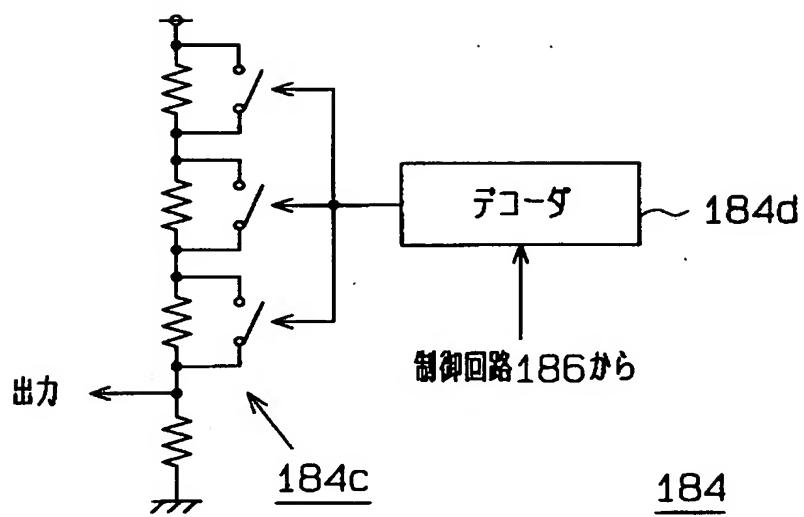
【図 1 1】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 より適切なゲイン調整を可能とする電圧制御発振器を提供する。

【解決手段】 電流源 1 1 2 は、第 1 の入力端子 a への入力電圧に応じて第 1 の電流を出力すると共に、入力電圧に対する第 1 の電流の変化量の変更制御が可能に設定される。第 2 の電流源 1 1 4 は、第 2 の入力端子 b への入力電圧に応じて第 2 の電流を出力すると共に、入力電圧に対する第 2 の電流の変化量の変更制御が可能に設定される。制御電圧発生回路 1 1 6 では、第 1 及び第 2 の電流を合成した合成電流に基づいて制御電圧を出力する。そしてリングオシレータ 1 1 8 では、この制御電圧に応じた周波数の出力パルスを発振する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社